Docket No.:

P-0561

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Jong-Kyu LEE

Serial No.: New U.S. Patent Application

Filed:

July 25, 2003

For:

OVERLOAD CONTROL METHOD OF HIGH SPEED DATA

COMMUNICATION SYSTEM

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

U.S. Patent and Trademark Office 2011 South Clark Place Customer Window Crystal Plaza Two, Lobby, Room 1B03 Arlington, Virginia 22202

Sir:

At the time the above application was filed, priority was claimed based on the following application:

Korean Patent Application No. 44110/2002, filed July 26, 2002

A copy of each priority application listed above is enclosed.

Respectfully submitted, FLESHNER & KIM, LLP

John C. Eisenhart

Registration No. 38,128

P.O. Box 221200 Chantilly, Virginia 20153-1200 703 502-9440 DYK/dak

Date:

July 25, 2003

Please direct all correspondence to Customer Number 34610

대 한 민국 특 허 청 KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출 원 번 호

10-2002-0044110

Application Number

출 원 년 월 일

2002년 07월 26일

Date of Application

JUL 26, 2002

줄 원 Applicant(s) 엘지전자 주식회사 LG Electronics Inc.



ЫÖ

2003 년 06 및 11 이

투 허 청 COMMISSIONEF



【서지사항】

【서류명】 특허출원서

【권리구분】 특허

【수신처】 특허청장

【참조번호】 0001

【제출일자】 2002.07.26

【국제특허분류】 H04L

【발명의 명칭】 고속 데이터 통신 시스템에서의 과부하 제어 방법

【발명의 영문명칭】 Method for over load in high data communication system

【출원인】

【명칭】 엘지전자 주식회사

【출원인코드】 1-2002-012840-3

【대리인】

【성명】 허용록

[대리인코드] 9-1998-000616-9

【포괄위임등록번호】 2002-027042-1

【발명자】

【성명의 국문표기】 이종규

【성명의 영문표기】LEE, Jong Kyu【주민등록번호】690701-1540321

【우편번호】 431-755

【주소】 경기도 안양시 동안구 호계3동 주공아파트 14동 204호

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정

에 의한 출원심사 를 청구합니다. 대리인

허용록 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 6 면 6,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 8 항 365,000 원

【합계】 400,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통

1020020044110

출력 일자: 2003/6/12

【요약서】

[요약]

본 발명은 고속 데이터 통신 시스템에서의 과부하시 과부하 제어를 위해 정해진 프로세서의 허용율에 따라 단말의 데이터 발신 호를 제어하도록 하는 것에 관한 것으로서, 본 발명에 따른 고속 데이터 통신 시스템에서의 과부하 제어 방법은, 프로세서의 점유율측정 주기에 따라 제어 레벨을 변경하기 위한 제어 구간 마다 측정된 프로세서의 점유율이 기준 부하 이상인가를 확인하는 단계; 프로세서 점유율이 기준 부하 이상이고 프로세서 점유율 목표치로 설정된 시간 동안 지속할 경우, 초기 과부하 레벨로 인식하여 과부하 발생을 기지국 내 프로세서 및 모듈에 보고하는 단계; 기지국 내의 액세스 파라미터를 단말로 송신하여 데이터 발신 호를 제한하는 단계를 포함하는 것을 특징으로 한다.

【대표도】

도 5

【명세서】

【발명의 명칭】

고속 데이터 통신 시스템에서의 과부하 제어 방법{Method for over load in high data communication system}

【도면의 간단한 설명】

도 1은 고속 데이터 통신 시스템의 구성도.

도 2는 고속 데이터 통신 시스템의 순방향 채널 구성도.

도 3은 종래 고속 데이터 통신 시스템의 발신 호 설정 절차를 나타낸 흐름도.

도 4는 종래 세션이 존재할 때 발신 호 설정 절차를 나타낸 흐름도.

도 5는 본 발명 실시 예에 따른 고속 데이터 통신 시스템에서의 과부하 제어 방법 에 있어, 과부하 제어 레벨을 나타낸 표.

도 6은 본 발명 실시 예를 위해, 고속 데이터 통신 시스템의 액세스 파라미터의 메 시지 구조를 나타낸 표.

도 7은 본 발명 실시 예에 따른 고속 데이터 통신 시스템에서의 과부하 제어 방법을 나타낸 플로우 챠트.

도 8은 본 발명 실시 예에 따른 과부하 제어 레벨의 허용율에 따른 데이터 발신 호제어 흐름도.

도 9는 본 발명 실시 예에 따른 과부하 제어 레벨 허용율에 따른 액세스 파라미터 메시지 내의 필드 값을 나타낸 표.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- 본 발명은 고속 데이터 통신 시스템에 있어서, 특히 고속 데이터 서비스 전용 시스템(예컨대, 1xEV-DO)의 과부하 시 단말(AT: Access Terminal)과 액세스 망(AN:Access Network)간의 데이터 발신 호에 대한 과부하를 제어하기 위해, 세션 미연결 시 지속적인 연결 설정을 요하는 서비스의 과부하를 제어하기 위해 단말로부터의 데이터 호 시도를 차등적으로 제어하도록 한 과부하 제어 방법에 관한 것이다.
- 지속 데이터 서비스 전용 시스템인 1x Ev-DO(Evolution Data Only)는 기존의
 IS-2000 무선 프로토콜과는 완전히 다른 패킷 데이터 전송을 위한 전용 프로토콜로써 최
 대 전송속도가 순방향인 경우 2.457Mbps까지 전송 가능한 방식이다.
- Qualcomm사는 cdmaOne 및 cdma2000 기술의 상용화에 성공한 경험으로 1xEV (이전에는 HDR (High Data Rate)이라고 했음)를 개발했으며, 이것이 CDG(CDMA Development Group)에서 비동기식 IMT-2000에 대응하고자 HDR을 1xEV라고 칭하여 개발하고 있는 시스템이다.
- <13> 패킷 데이터의 특성상 단말기가 시스템으로부터 다운로드 받는 서비스(예: 인터넷) 가 우세하므로, 1x EV-DO는 순방향(forward)와 역방향(reverse)의 채널속도가 다른 구조 를 가지고 있다. 순방향은 최대 2.457Mbps까지 가능하고 역방향은 153.6kbps까지 가능한 비대칭적인 데이터 레이트(asymmetric data rate) 구조를 가지고 있다.

1x Ev-DO 시스템은 도 1에서 보는 바와 같이, 크게 단말가(AT, 101), 액세스 망 (AN, 102), 패킷 제어기(PCF; Packet Control Function, 103), 패킷 서빙 노드(PDSN: Packet Data Serving Node, 104), 인증 서버(AN-AAA)로 구성된다. 여기서 액세스 망 (102)은 기존 2G 시스템의 기지국과 제어국을 총칭하는 말로, 단말기(101)와 액세스 망 (102)간의 무선구간의 인터페이스는 3GPP2의 C.SOO24 (version 3.0) 규격에 준한다.

- <15> 패킷 서빙 노드(PDSN)(104)는 단말기에게 패킷 데이터 서비스(예, 인터넷 접속 서비스)를 제공하기 위한 정합기능을 한다. 인증 서버(AN-AAA; Access Network-Authentication, Authorization, Accounting)는 1xEV-DO 가입자 인증 기능을 하며, 패킷 제어기(103)와 정합하며 인터페이스는 TIA/EIA/IS-878 규격에 준한다.
- <16> 도 2는 일반적인 1x EV-DO 순방향 채널 종류를 나타낸 도면이다.
- <17> 도 2를 참조하면, 액세스 망(AN)에서 단말기(AT)로의 순방향 채널 구조는 파일럿
 (Pilot) 채널과 역방향 활성(Reverse Activity) 채널과 역방향 전력 제어(Reverse Power
 Control) 채널과 트래픽 채널 및 제어(Control) 채널로 구성된다.
- 지원 파일럿 채널은 시스템 획득을 위한 기본 신호로 사용되고, 트래픽 채널 및 제어채널은 전송할 데이터와 호 처리 제어를 위한 제어정보 전송에 사용된다. 맥(MAC: Medium Access Control) 채널은 주로 전송속도 제어에 사용되며, 역방향 활성 채널 (Reverse Activity), DRC Lock 채널, 역방향 파워 제어(Reverse Power Control) 채널로 구성된다.
- <19> 역방향 활성(Reverse Activity) 채널은 역방향 트래픽의 양에 따라 역방향 트래픽 채널의 폭주(congestion) 여부를 단말기에게 알려준다. 역방향 전력 제어 채널은 단말기

1020020044110

출력 일자: 2003/6/12

의 역방향 링크의 송출 전력을 제어한다. DRC 락(Lock) 채널은 액세스 망이 단말기로부터 올라온 DRC를 디코드해야하는 지 말아야 하는 지의 여부를 단말기에게 알려준다. 순방향에서는 모든 물리적 채널(physical channel)이 하나의 채널로 전송되는데 시간적으로 분리되는 TDM (Time Division Multiplexing) 방식으로 전송된다.

- <20> 1xEV-DO 시스템은 데이터 처리 전용 시스템이기 때문에 패킷 데이터에 대한 세션 정보가 패킷 제어기 데이터 베이스(PCF DB)에 존재 유무에 따라 도 3과 도 4와 같이 호 처리 플로우가 다르게 설정된다.
- 의반적으로 상용 단말은 파워 오프(Power Off) 상태에서 파워 온(Power On) 상태가된 경우에 도 3과 같이 세션 설정(Session Establishment)까지 자동으로 설정된다.
- <22> 먼저, 새로운 세션을 설정하는 경우에 대하여 도 3을 참조하여 설명하면 다음과 같다.
- 단말기는 UATI(Unicast Access Terminal Identifier)의 할당을 요구하기 위해 UATI
 요구(Request) 메시지를 액세스 망(ANTS/ANC)에 전송하고(S101), 액세스 망(AN)은 UATI
 를 할당하여 UATI 할당(Assignment) 메시지를 단말기에 전송한다(S102).
- 스러면, 단말기는 UATI 할당 메시지를 받았음을 알리기 위해 액세스 망(AN)에 UATI 완료(Complete) 메시지를 전송하고(S103), 이후 연결 설정(Establishment) 절차에서, 단 말기는 액세스 망(AN)과의 통신을 위해 필요한 순방향 트래픽 채널, 역방향 파워 제어 채널, 역방향 트래픽 채널의 할당을 요구하고 할당받게 된다(S104).
- <25> 이후, 단말기와 액세스 망(AN) 간에 기 설정된 세션이 존재하지 않는 경우, 세션을 설정하기 위한 절차를 수행한다(S105). 단말기가 Open State(Access Stream)로의 천이를

요구하기 위한 메시지(XonRequest)를 전송하고(S106), 액세스 망(AN)은 메시지(XonRequest)에 대한 응답으로 메시지(XonResponse)를 전송한다(S107).

- -26> 그리고, 세션에 대한 설정 절차가 모두 완료된 후, 단말기는 인증 절차를 수행하기 위한 PPP(Point-to-Point Protocol)와 LCP(Link Control Protocol) 절차를 수행한다 (S108).
- 액세스 망(AN)은 RFC 1994에 정의된 CHAP(Challenge Handshake Authentication Protocol) 챌린지(Challenge) 패킷을 생성하여 단말기로 전송하고(S109), 액세스 망(AN)은 단말기로부터 CHAP 응답 패킷을 받은 후, 인증 서버(AN AAA)로 RADIUS 접속 요구 메시지를 전송한다(S110). 인증 서버(AN-AAA)는 인증 절차를 수행한 후 인증이 성공한 경우에, 접속 수락(Access-Accept) 메시지를 전송한다(S111). 여기서 접속 수락 (Access-Accept) 메시지는 15 디지트(digit)의 MN ID를 포함한다.
- 그리고, 액세스 망(AN)은 단말기에게 CHAP 인증이 성공했음을 알려주며(S112), 단말기는 Open State(Service stream)로의 천이를 요구하는 요청메시지 (XonRequest)를 액세스 망에 전송한다(S113). 액세스 망(AN)은 메시지(XonRequest)에 대한 응답으로 응답메지시(XonResponse)를 단말기에 전송한다(S114).
- 이때, 액세스 망(AN)은 A8 연결 설정을 위하여 패킷 제어기로 A9-Setup-A8를 전송하고 타이머 T_{A8-Setup}를 구동한다(S115). A9-Setup-A8 메시지를 수신한 패킷 제어기는 패킷 서빙 노드와의 A10/A11 연결 설정 절차 및 A8 연결 설정을 수행한다(S116).
- <30> 그리고, 액세스 망(AN)은 패킷 제어기로부터 A9-Connect-A8 메시지를 수신하고 단계 115에서 구동된 타이머 TA8-Setup를 취소한다(S117). A10/A11 연결 설정이 완료된 후,

단말기와 패킷 서빙 노드는 PPP 설정 절차가 수행되며(S118), 단말기와 패킷 서빙 노드 간의 패킷 데이터의 송/수신이 이루어진다(S119).

- <31> 한편, 도 4는 기존의 세션(Session)을 이용하는 경우(Dormant 상태에서의 Reactivation)이다.
- <32> 도 4를 참조하면, Connection 설정 절차에서, 단말기는 액세스 망(AN)과의 통신을 위한 순방향 트래픽 채널, 역방향 파워 제어 채널, 역방향 트래픽 채널을 요구하고 할당 받는다(S121).
- 33> 그리고, 액세스 망(AN)은 A8 연결 설정을 위한 패킷 제어기로 A9-Setup-A8을 전송하고 타이머 T_{A8-Setup}를 구동하고(S122), 액세스 망(AN)은 A9-Connect-A8 메시지를 수신하고 구동된 타이머 T_{A8-Setup}.를 취소한다(S123). 이후, 단말기와 패킷 서빙 노드는 서로 데이터를 송 / 수신한다(S124).
- 그러나, 종래 액세스 망 시스템내의 프로세서 과부하 시에는 단말로부터 신규 시도되는 호의 발신 메시지를 기각하여 과부하를 제어하는 방법을 사용하였다. 예컨대, 도 3에서 연결 설정 내의 연결 요청 메시지이다. 그러나, 이러한 메시지 제어방법을 데이터전용 시스템인 1xEV-DO 시스템에 적용하는 경우에는 데이터처리 특성 상 트래픽 데이터를 전송하기 위해서는 반듯이 세션이 연결되어 있어야 하지만, 세션이 없는 경우에 대해메시지를 제어 당한 단말기는 해당 액세스 망의 프로세서로 계속해서 메시지를 보내게되어 해당 프로세서의 부하를 가중시키는 문제를 야기하게 된다.

【발명이 이루고자 하는 기술적 과제】

<35> 본 발명은 액세스 망의 프로세서에 대한 부하 상태를 체크하여 과부하시 과부하 제어 수준에 따라 데이터 호 제어가 이루어지며, 과부하 시에도 시스템 보호 및 과부하 정도에 따라 차등적인 서비스를 제공할 수 있도록 한 고속 데이터 통신 시스템에서의 과부하 제어방법을 제공함에 그 목적이 있다.

<36> 본 발명의 다른 목적은, 제어 구간 마다 측정한 프로세서 점유율이 허용 한도 이상에서 일정 시간 지속할 경우 과부하로 판정하며, 제어 구간 마다 결정된 과부하 제어 레벨이 최소 레벨이고 일정 시간 지속될 때 과부하를 해제시키는 것을 특징으로 하는 고속데이터 통신 시스템에서의 과부하 제어방법을 제공함에 그 목적이 있다.

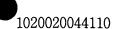
본 발명의 또 다른 목적은, 과부하시 프로세서 점유율을 목표치 수준으로 유지하기 위하여 시스템에 입력되는 호들에 대한 제어 레벨 중 발신 데이터 제어를 위한 0~12 등 급과, 상위 프로세서로의 착신 호 제어를 요구하는 13~24 등급으로 구분하여, 과부하 프 로세서간 연동되도록 함을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어방 법을 제공함에 그 목적이 있다.

<38> 본 발명의 또 다른 목적은, 데이터 과부하시 과부하 제어레벨에 따라 정해진 허용율에 의해 액세스 파라미터 허용 필드 값을 이용하여 단말기로부터 데이터 발신 호를 제어하도록 하는 고속 데이터 통신 시스템에서의 과부하 제어방법을 제공함에 그 목적이었다.

【발명의 구성 및 작용】

<39> 상기한 목적 달성을 위한 본 발명에 따른 고속 데이터 통신 시스템에서의 과부하 제어 방법은,

- <40> 프로세서의 점유율 측정 주기에 따라 제어 레벨을 변경하기 위한 제어 구간 마다 측정한 프로세서의 점유율이 기준 부하 이상인가를 확인하는 단계;
- 프로세서 점유율이 기준 부하 이상이고 프로세서 점유율 목표치로 설정된 시간 동
 안 지속할 경우, 초기 과부하 레벨로 인식하여 과부하 발생을 기지국 내 프로세서 및 모
 듈에 보고하는 단계;
- 지지국 내의 액세스 파라미터를 단말기로 송신하여 데이터 발신 호를 제한하는 단계를 포함하는 것을 특징으로 한다.
- 아라지, 상기 제어 레벨을 변경하기 위한 제어 구간 마다 측정한 프로세서의 점유율이 기준 부하 미만일 경우, 호 제어 프로세서 레벨을 한 레벨씩 감소시키는 단계; 상기 감소된 호 제어 프로세서의 레벨이 최소 레벨인가를 확인하는 단계; 상기 확인결과 최소 레벨이면 과부하 해제 카운트 값을 증가하여 목표 카운트 값에 해당하면 과부하를 해제시키는 단계를 포함하는 것을 특징으로 한다.
- 아람직하게, 상기 제어 레벨은 과부하 프로세서간의 연동을 위해서, 하위 프로세서의 발신 데이터 제어를 위한 0~12 과부하 제어 등급과, 상위 프로세서로의 착신 호 제어를 요구하는 13~24 과부하 제어 등급으로 나뉘는 것을 특징으로 한다.
- 아라고하게, 상기 하위 프로세서는 발신 호 제어를 위한 기지국 프로세서이며, 상위 프로세서는 착신호 제어를 위한 기지국 제어기 내의 호 제어 프로세서로 하고, 상기



프로세서의 상황에 따라 초기 과부하로 판단하는 기준 부하, 기준 레벨, 정해진 과부하 제어 레벨 각각의 허용율이 임의로 변경 가능한 것을 특징으로 한다.

- 아라고하게, 상기 각 제어 구간에 해당하는 과부하 제어 레벨은 프로세서의 점유율을 측정하는 주기 마다 측정된 부하가 초기 설정한 기준 부하 보다 크면 과부하 제어 레벨을 상승시키고, 기준 부하 보다 작으면 과부하 제어 레벨을 하강시키고, 기준부하 허용치 내에 있을 경우 현 레벨을 유지하는 것을 특징으로 한다.
- 47> 바람직하게, 상기 제어 구간에서 측정된 부하의 비교대상이 되는 기준 부하에는 프로세서 점유율 목표치에 대한 여유율을 포함하여, 제어 구간마다 빈번하게 과부하 제어 레벨이 변동되지 않도록 하는 것을 특징으로 한다.
- 48> 바람직하게, 상기 기지국 프로세서 및 호 제어 프로세서에는 측정된 프로세서 부하를 측정하여 저장하기 위한 데이터 베이스를 갖고, 측정 주기 마다 과부하 검출 플레그데이터 베이스와 과부하 레벨 데이터 베이스를 갱신하여, 이를 참조하여 호 제어를 수행하는 것을 특징으로 한다.
- *49> 바림직하게, 기지국이 과부하 발생을 보고 받으면, 기지국 프로세서 내의 과부하 제어레벨에 의한 발신 허용율을 결정한 후, 액세스 파라미터 내 허용 값을 결정하는 단 계; 상기 결정된 액세스 파라미터 내 허용 값을 제어 메시지를 이용하여 단말기로 송신 한 후, 단말기에서 허용 테스트시 허용 가능성에 의해 발신 호를 제어하도록 하는 단계 를 포함하는 것을 특징으로 한다.
- <50> 상기와 같은 본 발명에 따른 고속 데이터 통신 시스템에서의 과부하 제어 방법에 대하여 첨부된 도면을 참조하여 설명하면 다음과 같다.

1020020044110

출력 일자: 2003/6/12

- <52> 먼저, 과부하 검출 및 해제 방법에 대하여 설명하면 다음과 같다.
- 작가 사태의 검출은 설정된 제어구간(예컨대, 2초) 마다 측정한 프로세서의 점유율(ρ)이 70% 이상 8초간 지속된 경우(2초 주기로 4번 연속 측정된 경우)에 과부하로 판정하며, 초기 과부하의 기준 제어레벨(BASE LOAD)은 12로 설정한다. 과부하 해제는 제어구간마다 결정된 과부하 제어레벨 0 등급이 10초간 지속된 경우에 과부하 상태를 종료시킨다.
- <54> 이를 위한 과부하 제어 알고리즘은 다음과 같다.
- <55> 프로세서 과부하 제어를 위해 단순히 CPU 점유율만을 이용하여 동작하며 이를 설명하기 전에 먼저 사용되는 용어들을 설명하면 다음과 같다.
- <56> (가) 제어레벨(L)
- <57> 과부하 시 프로세서 점유율을 목표치 수준으로 유지하기 위하여 시스템에 입력되는 호들은 도 5와 같은 과부하 제어레벨(L)에 의하여 제어된다. 제어레벨은 기본적으로 발신 데이터 제어를 위한 0 ~ 12 등급과, 상위 프로세서로의 착신 호 제어를 요구하는 13

~ 24 등급으로 나뉘어진다. 이 등급의 구분은 두 개 이상의 프로세서로 구성된 경우에 과부하 프로세서간 연동을 위해서 구분된 것이다.

도 5에서 과부하 제어레벨이 L < 13 (BASE LEVEL)이면, 시스템의 제일 하위 단 프로세서(BSP)의 과부하 알고리즘에 의해 발신 호가 제어되며, L≥13인 경우에는 발신 호인 경우 하위 단 프로세서(BSP)의 발신 제어 알고리즘에 의해 레벨 13에 해당되는 발신호를 제어하고, 호 제어 프로세서(CCP)인 경우에는 레벨 13에 해당하는 착신 호가 제어되고 있음을 의미한다. 초기 과부하를 판단하는 기본 로드와 기본 레벨(BASE LOAD와 BASE LEVEL), 각 과부하 제어 레벨에 정해진 허용율은 운용자에 의해 수정이 가능하며, 상황에 따라 발착신 호의 기각 대상이 변경 가능하도록 구현된다.
</p>

<59> (나) 제어구간

서어구간은 프로세서 점유율을 측정하는 2초 주기에 따라 제어레벨(L)을 변경시키는 구간을 의미하며, 제어구간 마다 제어레벨에 의한 호의 허용율을 결정하여 액세스 파라미터 내의 허용(Access Parameter Persistenc: APersistence) 값을 이용하여 단말기로부터 올라오는 호를 제한하도록 한다.

(61) 제어구간 마다 과부하 제어 등급을 결정하는 방법은 다음 수식과 같으며, 제어구간(2초)에서 측정된 부하가 초기 설정한 허용치(BASE LOAD ta) 보다 큰 경우에는 등급을 상승시키고, 기본 로드 허용치(BASE LOAD ta) 내에 있는 경우에는 현 등급을 유지하며, 그 외에 경우에는 등급을 하강시키는 것이다.

$$L=\begin{pmatrix} \min[m,L+1] & \text{if}_{\rho}>0.7\pm\alpha \\ \max[m,L-1] & \text{otherwise} \\ 현등급유지 & 0.7-\alpha \leq \rho \leq 0.7+\alpha \end{pmatrix}$$

1020020044110

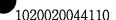
출력 일자: 2003/6/12

<63> 여기서 m은 실제 제어를 하는 가장 높은 제어레벨을 의미하며 m = 24가 된다. α는 점유율의 목표치(ρ*)인 70%에 대한 여유율이며, 제어구간마다 빈번하게 과부하 제어레벨이 변동하지 않도록 설정한 값이다.

<64> (다) Data 호 제어 방법

작가 시 프로세서의 과부하 레벨에 따른 허용율을 이용하여 1xEV-DO 시스템에서 규격에 정해진 대로 주기적(256 Chips = 256 * 1.666ms = 426.7ms)으로 제어 채널을 통해 단말기로 내려보내는 액세스 파라미터(Access Parameter)의 허용율 필드
 (APersistence Field)값을 이용한다. 도 6은 3GPP2 C.SO024 Ver.3.0(IS-856에 대한 version up 규격)에서 정의된 액세스 파라미터(Access Parameters)에 대한 메시지 구조를 나타낸 그림이다.

(66) 규격에서 정의된 허용율 필드(APersistence Field) 값의 용도는 액세스 허용 벡터 (Access Persistence Vector)로써, 벡터(vector)내 값이 0x3F인 경우 해당 단말기의 허용 테스트(Persistence Test)시 사용되는 허용 확률(persistence, p)은 0으로 사용되어 단말기에서 시도되는 모든 호들은 모두 기각되어 기지국 접속이 불가능하게 되며, 0x3F 값이 아닌 경우 액세스 파라미터 허용(APersistence)의 벡터 (vector)값이 n 이라면 해당 단말은 2-n/4 으로 허용 확률(p)를 산출하여 기지국으로 액세스시 허용 여부를 결정한다. 만약 허용 확률(p)이 0이 아니라면, 허용(persistence) p값을 가지고 0 < x < 1의 범위를 가지는 균일하게 분배된 랜덤 수(uniformly distributed random number, x)를 발생시켜 허용 확률(p)값과 비교하는 허용 테스트(persistence test)를 수행한다. x < p인 경우에 허용 테스트는 성공하게 되어 호를 시도하며, x≥p인 경우에는 허용 테스트가실패하게 되며 액세스 채널 사이클(256 Chips = 256 * 1.666ms = 426.7ms)마다 재 시도</p>



하게 된다. p가 1인 경우에는 모든 발신에 대한 허용 테스트를 성공 처리하여 모든 경우에 대해서 액세스 망으로 액세스한다.

<67> 도 9는 본 발명에서의 과부하 시 과부하 제어 레벨과 액세스 파라미터 내 액세스 파라미터 허용(APersistence) 필드 값과의 상관관계를 나타낸 것이다.

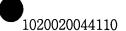
<68> 도 7은 본 발명에 따른 과부하 제어 검출 및 해제 방법을 나타낸 플로우 챠트이다.

(69) 도 7을 참조하면, 제어 프로세서(CCP 또는 BSP)는 일정 시간(예컨대, 2초)단위로 CPU 부하를 측정하고(S201), 부하 값 데이터베이스(DB)에 저장을 한다. 부하 값 저장 데이터베이스(DB)는 10개가 존재하며, 이 데이터베이스(DB)는 과부하의 검출 및 해제시 이용하게 된다. 저장 후 제어 프로세서(CCP 및 BSP)는 과부하 검출 과정을 수행한다. 부하 값이 프로세서 점유율 목표치를 소정 시간(8초 이상) 유지하였을 경우에는 과부하 검출 플래그 데이터베이스(Flag DB)와 과부하 레벨 데이터베이스(DB)를 갱신한다.

이때, 과부하 상승 여부를 체크한 레벨이 기준 부하(base_load)와 비교하여(S202), 기준 부하보다 클 경우에는 과부하 체크 카운트 값을 증가하게 된다(S203). 즉, 최초 과부하 발생시의 레벨은 사용자가 정의한 또는 디폴트 값(Default Value)인 기준 레벨 (base_level)이다. 이후 부하 값이 프로세서 점유율 목표치 즉, 기준 부하(base_load, 이때, margin을 2% 정도 가짐) 이상이면 레벨을 한 단계 상승시키고(S203), 그보다 적으면 레벨을 한 단계 낮추게 된다(S207).

<71> 이후, 제어 프로세서(CCP 및 BSP) 호 처리는 과부하 검출 데이터베이스(DB)와 과부 하 레벨 데이터베이스(DB)를 참조하여 호 제한에 들어가게 된다. 이를 위해, 매 주기 마다 과부하 상승이 기준 부하 이상이면, 체크 카운트 값을 매주기 마다 증가하여 일정 카운트 값(예컨대, 4)이상이면 레벨이 기준 레벨로 인식하여 (S203,204), 과부하 발생을 기지국 모듈 및 기지국 프로세서로 보고하게 된다(S205). 그리고, 기지국 내의 액세스 파라미터를 이용한 데이터 발신 호를 제어하게 된다(S206).

- -73> 그리고, 상기 단계 S202의 확인결과, 매 주기 마다 과부하 상승이 기준 부하 미만이면, 호 제어 프로세서 레벨을 매 주기에 대해 감소시키고(S207), 호 제어 프로세서 레벨이 0이 될 때 마다 과부하 해제 카운터를 증가(+1)시킨다(S208,S209). 상기 증가된 과부하 해제 카운터가 목표 값(예컨대, 10)이 되면(S210), 호 제어 프로세서 레벨이 0xff로 인식하여, 기지국 모듈(BSM) 및 기지국 프로세서로 과부하 해제를 보고하게 된다(S211).
- 즉, 호 제한 결과 레벨이 한 단계씩 내려가다가 레벨 0 이 10번 반복되면 과부하 해제에 들어가게 된다. 과부하 레벨 각각의 호제한 기준은 별도의 데이터베이스(DB)를 따로 관리하고 호처리 블록은 각 레벨에 따라 이 데이터베이스(DB)를 참조하여 호 제한 을 한다. 그리고, 발신 제한의 경우에는 발신을 초기에 제한할 수 있도록 기지국 프로세 서(BSP)로 호 제어프로세서(CCP 또는 BSP)의 부하와 레벨을 통보하여 준다.
- 스리고, 기지국 프로세서에서는 도 8의 흐름도에서 보는 바와 같이, 기지국 프로세서의 과부하 제어레벨 등급에 따라 정해진 허용률을 바탕으로 하여 도 9에 정해진 액세스 파라미터 허용(APersistence) 필드 값으로 액세스 파라미터들의 메시지를 단말로 송신하여, 단말로 하여금 발신 데이터 호 제어가 이루어지게 한다. 이후 프로세서에서는 일정 주기(예컨대, 2초)로 부하를 측정하여 측정된 부하와 기준부하(base_load)를 비교하여 제어레벨 상승 및 하강을 결정한다.



도 8을 참조하면, 도 7에서 과부하 상태인 과부하 레벨과 과부하 발생을 기지국 모
듈 및 기지국 프로세서로 보고하면(S221), 기지국 내에서는 과부하 제어레벨에 의한 허
용율을 결정하게 된다(S222). 그리고, 액세스 파라미터 내의 도 9와 같은 허용율 값(n)
을 결정한 후(S223), 제어 메시지를 이용하여 단말로 송신하게 된다(S224).

-77> 그러면 단말은 허용율 테스트시 허용율에 의해 발신 호를 제어하고(S225), 제어 프로세서는 다시 부하치를 정해진 주기 마다 측정하게 되는 수순을 반복하게 된다(S226).
[발명의 효과]

본 발명에 따른 고속 데이터 통신 시스템에서의 접속 파라미터 메시지를 이용한 과부하 제어 방법은, 고속 데이터 통신 시스템과 같은 데이터 전용 서비스인 경우에 데이터 특성상 반드시 세션 연결을 필요로 하는 서비스로서, 기존의 메시지를 제어하는 과부하 방안에 의해 발생할 수 있는 연속적인 연결 요구에 의한 부하 증대를 근본적으로 해결할 수 있다. 또한 최하위 단의 단말기로부터 데이터 호 발신 제어가 이루어지기 때문에 시스템 입장에서의 자원 효율이 증대될 수 있는 효과적인 과부하 제어 알고리즘이다. 또한 본 발명에서 제안하는 과부하 방법은 차등적인 과부하 제어가 구현이 가능하도록 제안하였기 때문에 과부하 시에도 과부하 레벨에 따라 차등적으로 데이터 호를 제어할수 있는 장점이 있다.

【특허청구범위】

【청구항 1】

고속 데이터 통신 시스템에서의 과부하 제어 방법에 있어서,

프로세서의 점유율 측정 주기에 따라 제어 레벨을 변경하기 위한 제어 구간 마다 측정한 프로세서의 점유율이 기준 부하 이상인가를 확인하는 단계;

프로세서 점유율이 기준 부하 이상이고 프로세서 점유율 목표치로 설정된 시간 동안 지속할 경우, 초기 과부하 레벨로 인식하여 과부하 발생을 기지국 내 프로세서 및 모듈에 보고하는 단계;

기지국 내의 액세스 파라미터를 단말로 송신하여 데이터 발신 호를 제한하는 단계를 포함하는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어 방법.

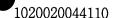
【청구항 2】

제 1항에 있어서,

상기 제어 레벨을 변경하기 위한 제어 구간 마다 측정한 프로세서의 점유율이 기준부하 미만일 경우, 호 제어 프로세서 레벨을 한 레벨씩 감소시키는 단계; 상기 감소된호 제어 프로세서의 레벨이 최소 레벨인가를 확인하는 단계; 상기 확인결과 최소 레벨이면 과부하 해제 카운트 증가하여 목표 카운트 값에 해당하면 과부하 해제시키는 단계를 포함하는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어 방법.

【청구항 3】

제 1항 또는 제 2항에 있어서,



상기 제어 레벨은 과부하 프로세서간의 연동을 위해서, 하위 프로세서의 발신 데이터 제어를 위한 0~12 과부하 제어 등급과, 상위 프로세서로의 착신 호 제어를 요구하는 13~24 등급으로 나뉘는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어방법.

【청구항 4】

제 3항에 있어서.

상기 하위 프로세서는 발신 호 제어를 위한 기지국 프로세서이며, 상위 프로세서는 착신호 제어를 위한 기지국 제어기 내의 호 제어 프로세서로 하고, 상기 프로세서의 상황에 따라 초기 과부하로 판단하는 기준 부하, 기준 레벨, 각 과부하 제어 레벨에 정해진 허용율을 임의로 변경이 가능한 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어방법.

【청구항 5】

제 1항에 있어서,

상기 각 제어 구간에 해당하는 과부하 제어 레벨은 프로세서의 점유율을 측정하는 주기 마다 측정된 부하가 초기 설정한 기준 부하 보다 큰 경우 과부하 제어 레벨을 상승 시키고, 기준 부하 보다 작은 경우 과부하 제어 레벨을 하강시키고, 기준부하 허용치 내에 있을 경우 현 레벨을 유지하는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어 방법.

【청구항 6】

제 5항에 있어서.

e 14) >

상기 제어 구간에서 측정된 부하의 비교대상이 되는 기준 부하에는 프로세서 점유율 목표치에 대한 여유율을 포함하여, 제어 구간마다 빈번하게 과부하 제어 레벨이 변동되지 않도록 하는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어방법. 【청구항 7】

제 1항에 있어서,

상기 기지국 프로세서 및 호 제어 프로세서에는 측정된 프로세서 부하를 측정하여 저장하기 위한 데이터 베이스를 갖고, 측정 주기 마다 과부하 검출 플레그 데이터 베이 스와 과부하 레벨 데이터 베이스를 갱신하여, 이를 참조하여 호 제어를 수행하는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어방법.

【청구항 8】

제 1항에 있어서,

기지국이 과부하 발생을 보고 받으면, 기지국 프로세서 내의 과부하 제어레벨에 의한 발신 허용율을 결정한 후, 액세스 파라미터 내 허용 값을 결정하는 단계;

상기 결정된 액세스 파라미터 내 허용 필드 값을 제어 메시지를 이용하여 단말기로 송신한 후, 단말에서 허용 테스트시 허용 가능성에 의해 발신 호를 제어하도록 하는 단 계를 포함하는 것을 특징으로 하는 고속 데이터 통신 시스템에서의 과부하 제어방법.

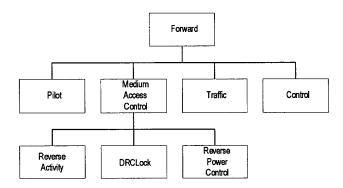
【도 1】

AT Air Interface AN (Access Terminal)

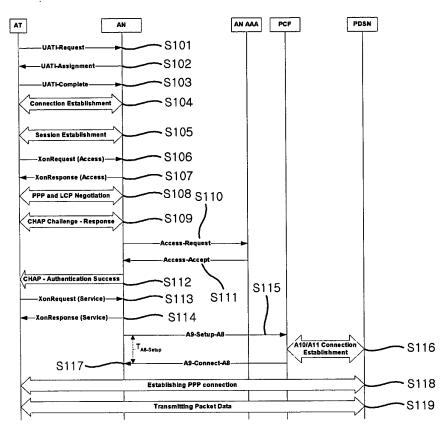
And (Access Terminal)

. 4 ,

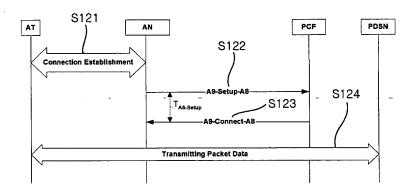
[도 2]



[도 3]



[도 4]



출력 일자: 2003/6/12

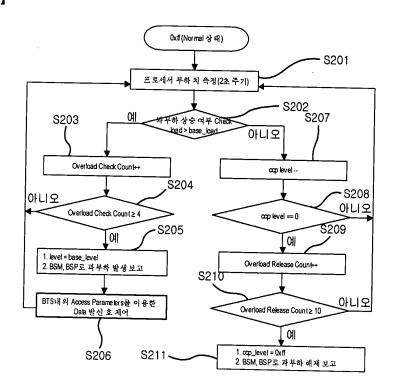
[도 5]

과부하 등급	과부하	BSP 프로세서	CCP 프로세서	
(Overload Class)	제어 레벨(L)	발신 허용율 P(%)	착신 허용율 P(%)	제어 대상
Normal	0	100%	100%	
Minor	1	84%	100%	
	2	71%	100%	
	3	60%	100%	
	4	50%	100%	
	5	42%	100%	하위 프로세서
	6	35%	100%	발신 호
	7	30%	100%	제어 등급
	8	25%	100%	,
	9	18%	100%	
Maine	10	13%	100%	
	11	5%	100%	
	12	0%	100%	
Major	13	0%	84%	
II.	14	0%	71%	
	15	0%	60%	
	16	0%	50%	
Critical	17	0%	42%	상위 프로세서
	18	0%	35%	1
	19	0%	30%	착신 호
	20	0%	25%	제어 등급
	21	0%	18%	
	22	0%	13%	
	23	0%	5%	
	24	0%	8	

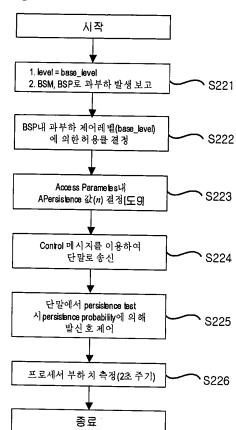
[도 6]

Field	Length (bits)	
MessageID	8	
Access Cycle Duration	8_	
AccessSignature	16	
OpenLoopAdjust	8	
ProbelnitialAdjust	5	
ProbeNumStep	4	
PowerStep	4	
PreambleLength	3	
Capsule Length Max	4	
APersistence	6	
Reserved	variable	

【도 7]



[도 8]



[도 9]

과부하 등급	과부하	BSP 프로세서	APersistence 값	AN persistence
(Overload Class)	제어 레벨(L)	발신 허용율 <i>p</i> (%)	(n,16 진수)	probability p (%)
Nomal	0	100%	0x 0	100%
	1	84%	0x 1	84%
	2	71%	0x 2	71%
	3	60%	0x 3	60%
	4	50%	0x 4	50%
Minor	5	42%	0x 5	42%
	6	35%	0x 6	35%
	7	30%	0x 7	30%
	8	25%	0x 8	25%
	9	18%	0x A	18%
	10	13%	0x C	13%
	11	5%	0x 11	5%
	12	0%	0x3F	0%
Major	13	0%	0x3F	0%
	14	0%	0x3F	0%
	15	0%	0x3F	0%
	16	0%	0x3F	0%
	17	0%	0x3F	0%
	18	0%	0x3F	0%
	19	0%	0x3F	0%
.	20	0%	0x3F	0%
Critical	21	0%	0x3F	0%
	22	0%	0x3F	0%
	23	0%	0x3F	0%
	24	0%	0x3F	0%